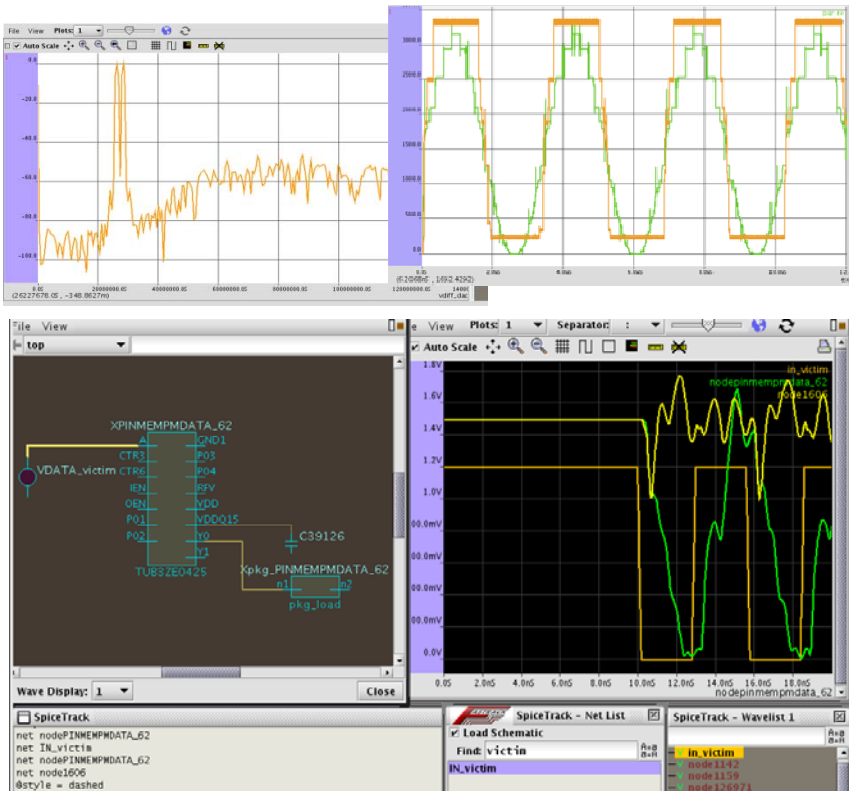


mSPICE

The Only 3G Circuit Simulator

精度は回路シミュレーションの必須条件

mSPICE は 100% 精度の大規模シミュレーションを従来 SPICE ツールに比較し最大 1000 倍高速に実行します。Fastrack Design 社の特許審査中である計算技術をベースに開発された mSPICE は、回路検証規模を大幅に拡張し、さらに回路デバックおよび解析作業に効果的な GUI を備え、カスタム ASIC、アナログ、およびミックスシグナル設計のプリ/ポストレイアウト検証環境を提供します。シグナルインテグリティやミックスモード信号解析精度に厳密な今後のナノメータープロセスでは mSPICE による高精度なフルチップレベルでの検証が必須です。



シミュレーション結果

Design	Size (tr, R, C)	Sim Length	mSPICE runtime	Speed up	mSPICE multi-CPU runtime (4-CPU)
SPLL	4922	30us	18 hours	6X	11 hours
ADC (post-layout)	1.672M	300ns	2.5 hours	∞	1.5 hours
DAC (post-layout)	12904	425us	7 hours	8X	4.75 hours
Decoder	2.5M	500ns	14.5 hours	∞	9 hours
IO-SSO	1.16M	9.9ns	5 hours	∞	1.75 hours
SRAM	64966	34ns	35 mins	∞	12 mins

特徴

- 精度と容量の両立：mSPICE はモデル縮退無しに 1000 万素子 SPICE シミュレーションを 100%精度で実行
- スピード：mSPICE は卓越した計算技術により高速化と容量拡張を実現
- ネットリスト規模にリニアな実行時間。
 - 従来 SPICE 比較で 2-10 倍高速化
 - 20 万トランジスタ規模では 10-100 倍高速化
- 互換性：mSPICE は既存業界標準 SPICE ツールと完全な互換性を確保。HSPICE および Spectre のネットリスト、オプション、コマンドをサポート
 - BSIM3/4 及び Verilog-A モデルをサポート
 - HISIM モデル (予定)
 - RAW, FSDB, WDF, TR0, PSF-ASCII formats 等各種フォーマットをサポート
- 多様性：SpiceTrack フレームワークにより mSPICE は多様な設計環境に適用可能
 - SPEF ネットのみ入力とするシミュレーションが可能
 - ビットベクタフォーマットの読み込み可能
 - 個々の環境に適合する出力様式を構成可能
 - TCL インタフェースによるインタラクティブな解析とデバッグ

応用事例

- アナログ回路設計および検証
 - PLL, ADC, DAC, アンプ、チャージポンプ等のアナログ回路を実チップ上で高精度を達成
- 大規模ミックスシグナルおよびデジタル回路
 - Verilog-A およびベクタ入力スティミュラスのサポートし、さらに高精度な IO-SSO および電源/クロックネット解析を実現
- ライブラリ・キャラクタライゼーション。インハウスを含む既存のセル・ライブラリ構築ツールとのプラグ&ブレイン統合を実現
- メモリ検証およびキャラクタライゼーション。実チップへ高精度な展開のできるメモリ検証とキャラクタライゼーションを実現し、40nm プロセスでの必須ツールとして適用

卓越した技術力

- 大規模検証
 - 100%精度による大規模ポストレイアウト検証
- ビルトイン並列実行処理技術
 - SPICE シミュレーションの並列実行処理で精度を犠牲にしない検証時間短縮の実現
- Java ベース GUI の統合
 - 効果的な解析およびデバックツールを提供し大規模回路でもインタラクティブな環境を実現